

Proceeding Series of the Brazilian Society of Computational and Applied Mathematics

qExVHDL, Uma Nova Abordagem a Computação Quântica Simulada em Hardware

Lucas Agostini¹;Julio Machado²;Renata Reiser³Maurício Pilla⁴

Centro de Desenvolvimento Tecnológico, UFPel, Pelotas, RS

1 Introdução

Este trabalho estende as atividades do Projeto qExVHDL [1], o qual considera o uso da linguagem VHDL (*VHSIC - Very High Speed Integrated Circuit Hardware Description Language*) [2] para simulação de algoritmos quânticos (AQs) e correspondente prototipação em FPGA (*Field-Programmable Gate Array*), objetivando uma descrição dos circuitos quânticos (CQs) a partir dos padrões estabelecidos para os circuitos clássicos (CCs).

A simulação via hardware de AQs é uma área de grande interesse para a computação quântica possibilitando análise das propriedades como paralelismo quântico e emaranhamento [3, 4]. Consolida-se como uma metodologia amplamente usada para o desenvolvimento e depuração de CQs, mas que utiliza massivamente operações de ponto flutuante. Nesta etapa do Projeto qExVHDL, não se aplicam as rotinas em [5] para manipulação de ponto flutuante, e se propõe a simulação de CQs através do desenvolvimento de um biblioteca em VHDL sintetizável, incluindo as operações necessárias para o cálculo e simulação de dados clássicos e quânticos, preservando o padrão IEEE. O objetivo da biblioteca é permitir a síntese dos métodos em FPGAs.

2 Resultados Parciais

O projeto qExVHDL em sua versão original, utilizou conceitos básicos de VHDL para desenvolvimento de CQs, este trabalho surge como uma extensão do qExVHDL, encapsulando as funções e bibliotecas que são necessárias para o funcionamento de uma aplicação.

No decorrer deste trabalho, foram desenvolvidas três bibliotecas fundamentais, uma biblioteca sintetizável de números de ponto flutuante, uma biblioteca que trabalha com

¹lbagostini@inf.ufpel.edu.br²jmdsneto@inf.ufpel.edu.br³reiser@inf.ufpel.edu.br⁴pilla@inf.ufpel.edu.br

matrizes (de quaisquer tipos de variáveis) e uma biblioteca de portas quânticas. Na implementação destas bibliotecas, utilizou-se a ferramenta Quartus II desenvolvida pela empresa Altera. A partir da descrição de circuitos em VHDL, pode-se estabelecer o fluxo de projeto para a prototipação em FPGA ou ASIC (*Application-Specific Integrated Circuit*).

No desenvolvimento de um circuito para fins de teste das bibliotecas, utilizamos o FPGA (*EP4CGX150DF31C7N*, Família: *Cyclone IV*) para a prototipação de CQs, executando circuitos de até 7 q-bits em apenas um ciclo de relógio.

O tipo `complex32`, provê descrição para as amplitudes associadas a um q-bit ($c_0|0\rangle + c_1|1\rangle$) definida por um par de números complexos normalizados (c_0, c_1) , e cada complexo com suas correspondentes partes real e imaginária $(a, b) = ((c_{0,r}, c_{0,i}), (c_{1,r}, c_{1,i}))$.

Sistemas uni-dimensionais, cujos estados são definidos por um q-bit, estão descritos pelo tipo `complex32vector`. E, sistemas bi-dimensionais são descritos pelo tipo `complex32matrix`.

3 Conclusões

O gerenciamento de recursos na simulação quântica via *hardware* torna-se uma estratégia importante, pois integra conceitos e tecnologias da física quântica com demanda exponencial de recursos quando da simulação via tecnologias clássicas. Neste contexto, o qExVHDL vem colaborar com a discussão dos conceitos, tecnologias e aplicações da simulação quântica via *hardware* enquanto área estratégica para o desenvolvimento científico e tecnológico.

Na continuidade, tem-se a implementação do processo probabilístico da operação de medida, incluindo a otimização da implementação e análise de erros. A análise da metodologia da programação quântica em sistemas digitais e o processamento de sinais é outro grande desafio, com aplicações em sistemas de comunicação.

Referências

- [1] E. Costa E. Monteiro, R Reiser and M. Pilla. qexvhdl: Uma simulação quântica em vhdl. In *XXXV Conferencia Latinoamericana de Informatica*, pages 1–8. IEEE Computer Society - Conference Publishing Services, 2008.
- [2] W. Zhang. Vhdl tutorial: Learn by example., 2001. (disponível por WWW em <http://esd.cs.ucr.edu/labs/tutorial/>) (dez.2015).
- [3] G. Negovetic, M. Perkowski, M. Lukac, and A. Buller. Evolving quantum circuits and an fpga-based quantum computing emulator. In *Proc. Intl. Workshop on Boolean Problems*, pages 15–22, 2002.
- [4] C. M. de Conceição. Uma arquitetura de co-processador para simulação de algoritmos quânticos em fpga. Technical report, UFRGS, 2013.
- [5] D. Bishop. Floating point package user’s guide, 2007. (disponível por WWW em http://www.eda-stds.org/vhdl-200x/vhdl-200x-ft/packages_old/Float_ug.pdf) (jan.2016).